國立臺北大學電機工程學系
103 學年度學生專題製作計畫書

變異因素低敏感性之高解析度時間數位轉換器

PVT Insensitive High-Resolution Time to Digital Converter

組員：

學號：410187043　　姓名：楊育銜

指導老師：黃弘一　老師

中　華　民　國　１０３　年　１１　月　０６　日

壹、計畫摘要

學習學姐論文提出的低變異因素之時間數位轉換器,利用鎖相迴路提供穩定的參考訊號,使解析度可達到低製程,電壓與溫度之變異,且振盪器使用 8 級的雙端輸入延遲元件來產生 16 組輸出相位訊號,並使用次迴授電路的振盪器架構來提升參考訊號的頻率,以提高時間數位轉換器的時間解析度,此外使用改善後之振盪器延遲元件與 Replica 偏壓電路可提高振盪器 Kvco 之線性度;最後藉由此論文提出的對稱型時間於大控制電路,使輸出脈波寬度與輸入的週期時間能夠相同,且可隨著放大倍率增加使解析度更加提高,做到最小之解析度 4.73ps,最大可偵測時間為 57.2ns。此論文以台積電 0.18um 1P6M 製程實現,電路核心面積為 0.77*0.32mm^2,功率消耗為 120mW。

貳、背景及目的

(詳述本專題之背景、目的、重要性以及有關本專題之研究發展情況。)

隨著科技的日新月異,資訊發達的來臨下,方便的生活中也潛藏著身體健康的警訊;智慧手機,電腦,等智慧電子已無法和你我的生活間脫離,日以繼夜的科技生活,卻也使我們眼睛受到傷害,針對眼睛微弱的生理訊息,結合 TDC,PLL 以及 IOP reader,利用隱型眼鏡感測眼壓訊號,並傳給外部眼鏡來運算,在適當的時間下予以警訊;如此一來,可以改善從醫測量的不準確性,更可以長期追縱,適時治療,才能永保你我的靈魂之窗。

參、研究方法及進行步驟

01. 本專題報告為個人報告,採取之方法為模擬並學習學長姐之論文!
02. 因 IC 設計的學習漫長,學習門檻很高,因此採取模擬並學習學長姐多年研究之論文,奠定 IC 設計之基礎,進而追求創新,卓越!
03. 創新與卓越,需要大量的模擬才能有所發現!

肆、儀器設備需求表

電腦

伍、預期完成之工作項目及具體成果

01. 如下圖表所示
02. 希望對於醫療方面能有所助益。

陸、預定進度甘梯圖

月 次 (從暑假七月起) 工作項目	第 1 月	第 2 月	第 3 月	第 4 月	第 5 月	第 6 月	第 7 月	第 8 月	第 9 月	第 10 月	第 11 月	第 12 月
基礎 IC 設計流程訓練	∨	∨										
基礎 LAB 演練			∨	∨								
論文演讀				∨	∨	∨	∨					
LAYOUT 設計							∨	∨	∨			
測試,論文整理									∨	∨	∨	∨
進度累計百分比(%)	5	10	15	25	35	60	75	80	85	90	95	100

柒、參考文獻

- Hong-Yi Huang Member, Fu-Chien Tsai, Kun-Hua Lee and Kun-Yuan Chen," Design and Optimization of Arbitrary Stage Ring Oscillator Using Interpolating Scheme", in IEEE.
- Hong-Yi Huang Member, Lee, Pei-Ying, "PVT Insensitive High-Resolution Time to Digital Converter"
- Hong-Yi Huang Member, Zhu-Xun Yang,"Low-Power 6-Gbit/s Spread Spectrum Clock Generator With Process Compensation Scheme"